



УКРАЇНА

(19) UA (11) 64651 (13) U
(51) МПК (2011.01)
H03M 13/00
G06F 11/273 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ФОРМУВАННЯ СИГНАТУРНОГО КОНТРОЛЮ

1

2

(21) u201105373

(22) 27.04.2011

(24) 10.11.2011

(46) 10.11.2011, Бюл.№ 21, 2011 р.

(72) РИСОВАНІЙ ОЛЕКСАНДР МИКОЛАЙОВИЧ, ГОГотов ВАЛЕРІЙ ВАСИЛЬОВИЧ, КОЛОМІЙЦЕВ ОЛЕКСІЙ ВОЛОДИМИРОВИЧ, ЛИТОВСЬКИЙ ВІТАЛІЙ ДМИТРОВИЧ, ПРИХОДЬКО ВОЛОДИМИР МУСІЙОВИЧ, ШОСТАК АНАТОЛІЙ ВАСИЛЬОВИЧ, КОЗИНА ОЛЬГА АНДРІЙВНА, ГЕРАСИМОВИЧ МИКОЛА ІВАНОВИЧ, ГЛАДКИХ АНДРІЙ ОЛЕКСАНДРОВИЧ, МАНДРИКА МАКСИМ СЕРГІЙОВИЧ

(73) НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ "ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ"

(57) Пристрій формування сигнатурного контролю, що містить g -розрядний регістр зсуву та суматор за модулем два, який **відрізняється** тим, що додатково містить блок керування та m блоків каналів, причому блок керування містить RS-тригер та m блоків керування каналами, кожен з яких складається з m тривхідних елементів l , m лічильників, m тригерів-зачіпок та m двовхідних елементів l , при цьому вхід "Старт" з'єднано з входом встановлення RS-тригера в одиничний стан, вихід якого з'єднано з другим входом тривхідного елемента l блока керування першим каналом, вхід "Вхідні дані" з'єднано з першими входами двовхідних m елементів l , виходи яких з'єднано зі входами даних сигнатурних аналізаторів відповідних каналів, вхід "Синхросигнал" з'єднано з третіми входами тривхідних елементів l m блоків керування каналами, виходи яких з'єднано з відповідними входами синхронізації сигнатурних аналізаторів відповідних каналів, а також з'єднані з входами лічильників відповідного блока керування каналами, інверсний вихід досягнення коефіцієнта лічби лічильника з'єднано з другим входом двовхідного елемента l відповідного блока керування каналом, прямий вихід лічильника з'єднано з входом тригера-

зачіпки відповідного блока керування каналом, а також з входом встановлення режиму паралельного прийому відповідного каналу, інверсний вихід тригера-зачіпки відповідного каналу з'єднано з першим входом тривхідного елемента l відповідного блока керування каналом, прямий вихід тригера-зачіпки i -го блока керування каналами з'єднано з другим входом тривхідного елемента l $i+1$ -го блока керування каналом, прямий вихід тригера-зачіпки останнього блока керування каналами з'єднано з входом скидання RS-тригера, причому блок каналів містить сигнатурний аналізатор, регістр зсуву з можливістю паралельного запису сигнатури та блока множення сигнатури стовпця на матрицю зв'язків, розмірністю $g \times g$, який складається з елементів l розмірністю $g \times g$, g суматорів за модулем два та g -розрядного регістра для збереження першого рядка матриці зв'язків, при цьому виходи сигнатурних аналізаторів кожного з m каналів підключено до входів блоків множення на матрицю зв'язків відповідного ступеня розмірністю $g \times g$, старший розряд сигнатури підключено до перших входів елементів l старшого стовпця цих елементів, інші виходи сигнатурних аналізаторів підключено до перших входів елементів l стовпців у відповідності до їх номерів, другі входи елементів l першого стовпця підключені до виходів регістра у відповідності з номерами цього рядка, другі входи інших елементів l підключено до логічних одиниць або нулів у відповідності до значення матриць зв'язків відповідного ступеня, виходи елементів l підключено до входів суматора за модулем два у відповідності до номерів рядків цих елементів, виходи елементів l одного рядка підключено до входів одного суматора за модулем два, виходи яких підключено до входів регістра з паралельним записом.

Запропонована корисна модель належить до техніки передавання даних і може бути використана в інформаційно-вимірювальних системах та комп'ютерних мережах.

Відомий пристрій виявлення та корекції помилок [1], який складається з контрольних розрядів, інформаційних розрядів, сигналів "Строб", блока генератора контрольних розрядів, двох блоків суматорів за модулем два, тригера, елемента АБО,

(19) UA (11) 64651 (13) U

схеми виявлення помилки. Недоліком цього пристрою є те, що він виявляє тільки деякий клас помилок: формує сигнал коректованої помилки при непарному значенні кількості одиниць в розрядах синдрому та некоректованої помилки, якщо кількість одиниць в розрядах синдрому парна.

Найбільш близьким до того, що пропонується, технічним рішенням, вибраним як прототип, є пристрій [2] з назвою "Кодер з використанням регістра зсуву, який задається багаточленом ...", який складається з регістра зсуву, суматора за модулем два та перемикача. В цьому пристрої послідовність, яка кодується, подається одночасно в канал та в кодер з включеним ланцюгом зворотного зв'язку. Потім ланцюг зворотного зв'язку відключається та вміст регістра подається в канал. Недоліком цього пристрою є те, що в ньому відсутня можливість ділення вхідної послідовності на необхідні частини та отримувати сигнатури з урахуванням ваги кожного розряду, яка присутня цим розрядам ще до операції ділення на частини.

В основу корисної моделі поставлено задачу збільшення функціональних можливостей за рахунок формування сигнатурного контролю передавання дискретної інформації. Така можливість дозволяє виявляти багатократні помилки та локалізувати однократні.

Поставлена задача вирішується за рахунок того, що у відомий пристрій-прототип [2], який має g -розрядний регістр зсуву та суматор за модулем два додатково введені $2m$ регістрів, RS-тригер, m тригерів-зачіпок, m лічильників, $2m(g+r)$ елементів І. Пристрій виконує ділення вхідної послідовності даних на частини, для кожної з яких отримується сигнатура з урахуванням ваги розряду даних в цій послідовності. Це урахування відбувається за рахунок множення отриманої сигнатури частини даних на матрицю зв'язків ступеня, яка уявляє позиції розрядів в первинній послідовності.

Позитивним технічним результатом є те, що отримано пристрій передавання двійкової інформації, який дозволяє спростити процес формування коду, як контрольні розряди якого використано сигнатури, виявити багатократні та локалізувати однократні помилки.

При пошуку в патентній та науково-технічній літературі не виявлено об'єктів з ознаками, подібними до відмінних ознак технічного рішення, що заявляється, на підставі чого можна зробити висновки про відповідність його критерію "суттєві відмінності".

На фіг.1 наведена структурна схема запропонованого пристрою; на фіг.2 - функціональна схема блока керування; на фіг.3 - функціональна схема блока 3_i .

Пристрій для контролю дискретних об'єктів (фіг.1) містить блок керування 1, блоки сигнатурних аналізаторів (СА) [3] 2_1-2_m , блоки 3_1-3_m множення матриці стовпця на матрицю зв'язків, блоки 4_1-4_m регістрів для збереження кодової посилки з сигнатурним контролем, вхід 5 "Вхідні дані"; вхід 6 "Старт"; вхід 7 "Синхросигнал", виходи 8_1-8_m сигналів синхронізації (c_1-c_m) регістрів 4_1-4_m , виходи 9_1-9_m передачі даних (d_1-d_m) на блоки 2_1-2_m , сигнали 10_1-10_m дозволу паралельного запису ($c_{i-1} - c_m$ -

1) сигналів в регістри 4_1-4_m каналів 11_1-11_m , кодової посилки з сигнатурним контролем 12_1-12_m , які для кожного каналу складаються з вхідних k -розрядних даних та g -розрядних сигнатур. Таким чином, кодова посилка складається з $k+g$ розрядів.

Блок керування 1 містить RS-тригер 13 та m блоків керування 18_1-18_m m каналами 11_1-11_m . Кожен i -й блок керування каналом містить елемент І 14_i для керування лічильником 15_i , лічильник 15_i , тригер-зачіпку 16_i та елемент І 17_i для керування подачею даних на i -й канал 11_i .

Блоки 3_1-3_m містять $(g+r)$ елементів І $19_{11}-19_{rg}$, g суматорів за модулем два 20_1-20_g та регістр 21 для збереження першого стовпця матриці зв'язків.

Пристрій працює наступним чином. В початковому стані на прямому виході лічильників 15_1-15_m відсутні сигнали досягнення значення k . Логічна "1" на інверсному виході лічильника 15_i подана на другий вхід елемента 17_i . На інверсному виході тригера-зачіпки 16_i знаходиться логічна "1", яка дозволить проходженню імпульсів з входу 7 при встановленні RS-тригера в одиничний стан.

З надходженням сигналу по входу 6 "Старт" RS-тригер встановлюється в одиничний стан та дозволяє проходження синхросигналів з входу 7 на лічильник 15_1 блока керування 18_1 каналом 11_1 . З виходу 8_1 за сигналами синхронізації c_1 відбуваються зсуви CA_2_1 з урахуванням даних з виходу 9_1 . Після того, як лічильник 15_1 підрахує k -розрядів, на його інверсному виході встановиться нульове значення, яке заборонить проходження даних через елемент 17_1 , а його інверсний вихід (логічна "1") встановить режим паралельного прийому сигнатури в регістр 4_1 та встановить тригер-зачіпку 16_1 в одиничний стан, інверсний вихід якого заборонить проходження сигналів через елемент 14_1 , а логічна одиниця на прямому виході тригера-зачіпки 16_1 дозволить проходження сигналів через елемент 14_2 блока керування 18_2 каналом 11_2 . Почнеться аналогічний процес ділення вхідної послідовності з входу 5 на наступні k розряди.

Після формування останніх k розрядів з прямого виходу тригера-зачіпки 16_m блока керування 18_m каналом 11_m логічна одиниця встановить RS-тригер 13 в нульовий стан і процес ділення вхідної послідовності, формування сигнатури з урахуванням ваги кожного розряду частини вхідної послідовності за рахунок множення тимчасової сигнатури з блока CA_2_m на матрицю зв'язків $S^{m(k-1)}$ блока 3_m буде закінчено. Матриця зв'язків S описує зв'язки входів та виходів класичного одноканального сигнатурного аналізатора у відповідності до вибраного утворюючого поліному та в загальному випадку має вигляд:

$$S = \begin{pmatrix} a_1 & a_2 & \dots & a_{r-1} & a_r \\ 1 & 0 & \dots & 0 & 0 \\ 0 & 1 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & 1 & 0 \end{pmatrix},$$

де a_i - значення i -го коефіцієнта при показнику ступеня утворюючого поліному.

Розглянемо приклад.

Хай вхідна послідовність рядність $n=30$. Вибрано утворюючий поліном $P(X)=x^5 \oplus x^3 \oplus 1$, матриця станів якого має вигляд:

1	0	0	1	0	1	1	0	0	1	1	1	1	1	0	0	0	1	1	0	1	1	1	0	1	0	1	0	0	0	0
0	1	0	0	1	0	1	1	0	0	1	1	1	1	1	0	0	0	1	1	0	1	1	1	0	1	0	1	0	0	0
0	0	1	0	0	1	0	1	1	0	0	1	1	1	1	1	0	0	0	1	1	0	1	1	1	0	1	0	1	0	0
0	0	0	1	0	0	1	0	1	1	0	0	1	1	1	1	1	0	0	0	1	1	0	1	1	1	0	1	0	1	0
0	0	0	0	1	0	0	1	0	1	1	0	0	1	1	1	1	1	0	0	0	1	1	0	1	1	1	0	1	0	1
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31

Припустимо, що послідовність передається по трьох каналах з розрядністю в кожному $k_i=10$, $i=\overline{1,3}$. Інформаційні дані по кожному каналу супроводжується своїми сигнатурами, які отримані з урахуванням ваги кожного розряду у цій двійковій послідовності. Таким чином, двійкова інформація, яка поділена на три канали по 10 інформаційних розрядів в кожному та відповідними сигнатурами ($sigA1=11101$, $sigA2=11010$, $sigA3=00101$), отриманими за поліномом $P(X)=x^5 \oplus x^3 \oplus 1$ мають вигляд, наведений на фіг.4.

Введемо однократну помилку в 22 розряді (на фіг.4 у верхньому рядку розряд виділено підкреслюванням) та кратну помилку (розряди: 1,7, 11,17). В такому випадку сигнатури з помилками будуть мати вигляд:

$$sig^{пом}A1=10111, sig^{пом}A2=00000, sig^{пом}A3=10111.$$

Для визначення помилкових розрядів необхідно обчислити синдром помилки, який визначається як:

$$sidV(t)=sig^{пом}V(t) \oplus sig^{ном}V(t).$$

Тоді

$$sidA3=00101 \oplus 11110=11011=h_{22};$$

$$sidA2=11010 \oplus 00000=11010=h_7;$$

$$sidA1=11101 \oplus 10111=01010=h_{28},$$

де h_i -і-розряд в матриці станів.

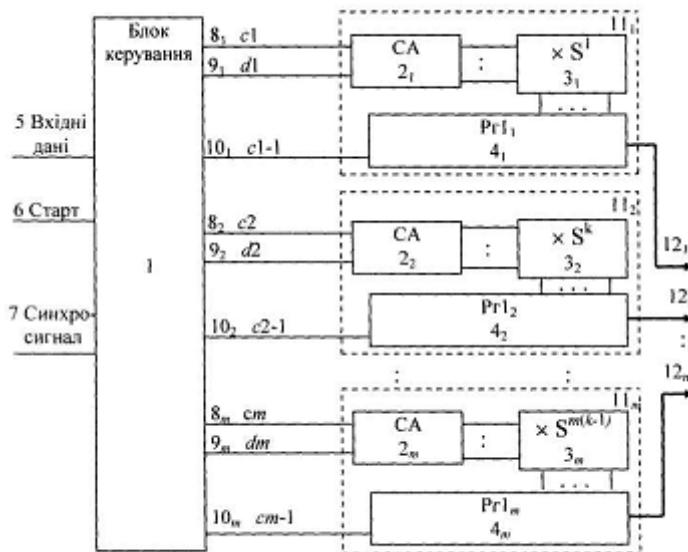
У зв'язку з тим, що по першому каналу A1 передаються інформаційні розряди з номерами 1-10, а синдром помилки відповідає 28-му розряду, який не належить цьому діапазону, то робиться висновок про здійснення багатократної помилки. Відповідно й до другого каналу A2: по ньому передаються інформаційні розряди з номерами 11-20, а синдром помилки відповідає 7-му розряду; робиться висновок про здійснення багатократної помилки. По третьому каналу A3 передаються інформаційні розряди з номерами 21-30 та синдром помилки відповідаю 22-му розряду, номер якого належить до цього діапазону. Таким чином, робиться висновок, що здійснена однократна помилка по 22-му розряду, який слід виправити на правильний (виконати операцію інвертування).

Джерела інформації:

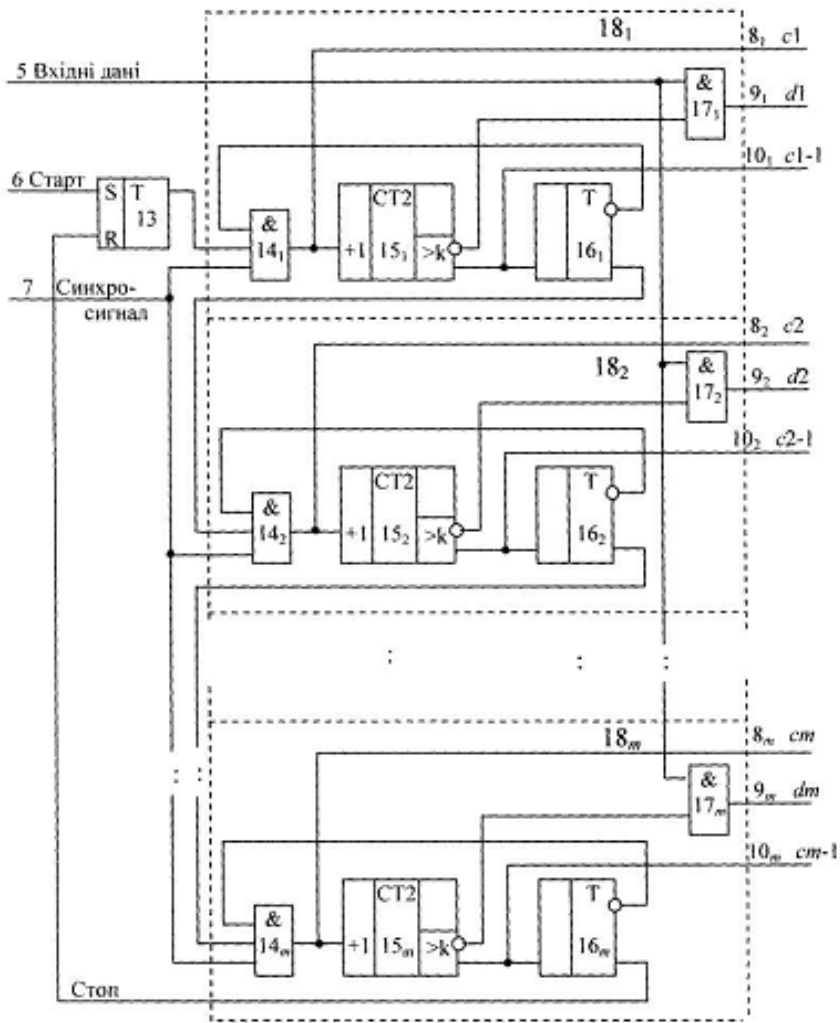
1. Огнев И.В. Надежность запоминающих устройств / Огнев И.В., Сарычев К.Ф. - М: Радио и связь, 1988. - 224 с: ил. - С.111-112.

2. Кларк Дж., мл., Кейн Дж. Кодирование с исправлением ошибок в системах цифровой связи: Пер. с англ. - М.: Радио и связь, 1987. - 392 с: ил. - (Стат. теория связи). - С. 77-78 (прототип).

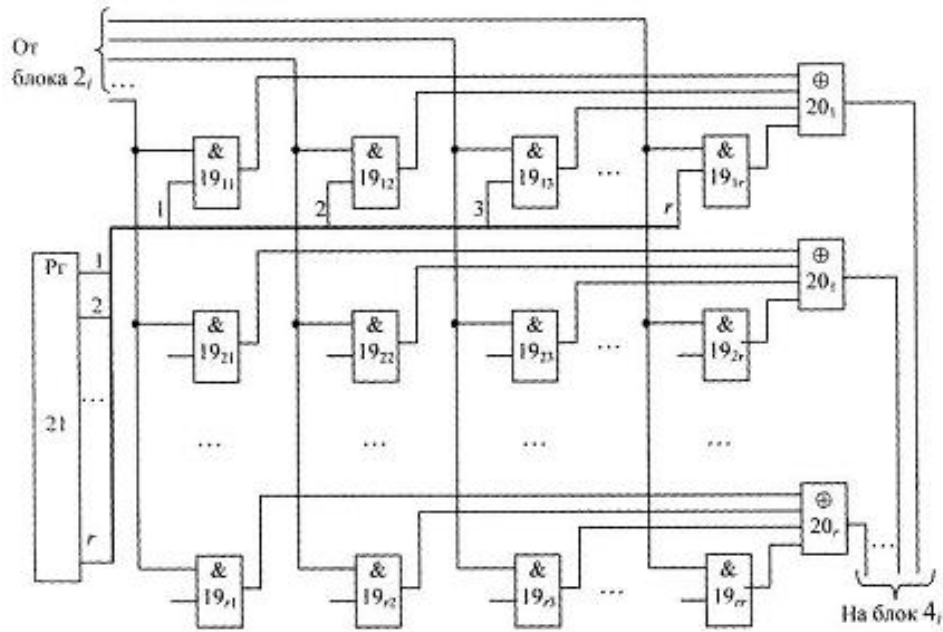
3. Гордон Г., Надич Х. Локализация неисправностей в микропроцессорных системах при помощи шестнадцатиричных ключевых кодов / Электроника. - 1977. - №5. - С. 23-33.



Фіг. 1



Фиг. 2



Фиг. 3

1000011111	00101
1000001000	11010
1010001001	11101

Інформаційні Сигнатури
розряди

Фиг. 4