



УКРАЇНА

(19) UA (11) 66503 (13) U

(51) МПК (2011.01)

G06F 11/00

G06F 11/273 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) НЕЛІНІЙНИЙ ОДНОКАНАЛЬНИЙ СИГНАТУРНИЙ АНАЛІЗАТОР

1

2

(21) u201106774

(22) 30.05.2011

(24) 10.01.2012

(46) 10.01.2012, Бюл.№ 1, 2012 р.

(72) РИСОВАНІЙ ОЛЕКСАНДР МИКОЛАЙОВИЧ
(73) НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
"ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ"

(57) Нелінійний одноканальний сигнатурний аналізатор, що містить дешифратор, блок додавання за модулем три та N дворозрядних регістрів, який відрізняється тим, що в нього введені N+1 блоків множення на два, які виконані у вигляді перехресних ліній передачі даних, при цьому вхід дешифратора є інформаційним входом, перший та другий

виходи дешифратора з'єднані з входами блока множення на два за модулем три, виходи якого з'єднані з входами суматора за модулем три, виходи якого з'єднані з інформаційними входами першого регістра, виходи i-го регістра у відповідності до утворюючого полінома $P(x) =$

$= a_r x^r \oplus_3 a_{r-1} x^{r-1} \oplus_3 \dots \oplus_3 a_1 x \oplus_3 a_0$ з'єднані з входами i-го блока множення на два, виходи i-го блока множення на два з'єднані з i-ю групою входів суматора за модулем три, де i відповідає ненульовим коефіцієнтам полінома $P(x)$, синхровходи регістрів з'єднані з сигналом синхронізації.

Корисна модель належить до обчислювальної техніки та може використовуватися в системах діагностування цифрових об'єктів.

Відомий сигнатурний аналізатор [1], який містить шифратор, елемент ВИКЛЮЧНЕ АБО, лічильник, формувач сигнатур, блок індикації.

Недоліком такого пристрою є складність пристрою, а також те, що третій стан сигналу може бути різним в залежності від попереднього стану, який зсувається.

Найбільш близьким до того, що пропонується, технічним рішенням, вибраним як прототип, є пристрій [2], який містить дешифратор, блок додавання за модулем три та N дворозрядних регістрів. Недоліком цього пристрою є недостовірність його функціонування в випадках, коли використовують утворюючий поліном, який має коефіцієнти $a_i=2$ при молодших аргументах цього поліному.

В основу корисної моделі поставлена задача підвищення достовірності функціонування пристрою за рахунок обліку аргументів $a_i=2$ при молодших ступенях поліному $P(x)=a_r x^r \oplus_3 a_{r-1} x^{r-1} \oplus_3 \dots \oplus_3 a_1 x \oplus_3 a_0$, примітивного над кінцевим полем $GF(3)$.

Поставлена задача вирішується за рахунок того, що у відомий пристрій-прототип [2], який містить дешифратор, блок додавання за модулем три та N дворозрядних регістрів додатково введені N+1 блоків множення на два, які виконані у вигляді перехресних ліній передачі даних, при цьому вхід

дешифратора є інформаційним входом, перший та другий виходи дешифратора з'єднані з входами блока множення на два за модулем три, виходи якого з'єднані з входами суматора за модулем три, виходи якого з'єднані з інформаційними входами першого регістра, виходи i-го регістра у відповідності до утворюючого поліному $P(x) =$

$= a_r x^r \oplus_3 a_{r-1} x^{r-1} \oplus_3 \dots \oplus_3 a_1 x \oplus_3 a_0$, з'єднані зі входами i-го блока множення на два, виходи i-го блока множення на два з'єднані з i-ю групою входів суматора за модулем три, де i відповідає ненульовим коефіцієнтам поліному $P(x)$, синхровходи регістрів з'єднані з сигналом синхронізації.

Блоки множення на два, які виконані у вигляді перехресних ліній передачі даних, фізично у вигляді мікросхем не існують, а є тільки перехресні лінії. Цей результат досягається при використанні наступної логіки дешифрування трійкового сигналу:

Входи	Виходи
0	00
1	01
x	10

Знаком X позначено третій (високий) стан.

Блок множення на два за модулем три b_0 необхідний у випадках використання поліномів, вільний член якого $a_0=2$.

(19) UA (11) 66503 (13) U

Позитивним технічним результатом є те, що підвищується достовірність функціонування пристрою за рахунок обліку аргументів $a_i=2$ при всіх ступенях полінома $P(x)=a_r x^r \oplus_3 a_{r-1} x^{r-1} \oplus_3 \dots \oplus_3 a_1 x^1 \oplus_3 a_0$, примітивного над кінцевим полем $GF(3)$.

При пошуку в патентній та науково-технічній літературі не виявлено об'єктів з ознаками, подібними до відмінних ознак технічного рішення, що заявляється, на підставі чого можна зробити висновок про відповідність його критерію "суттєві відмінності".

На фіг. 1 наведена структурна схема пристрою в загальному виді. Пристрій включає: інформаційні входи 1; вхід синхронізації 2; дешифратор 3; суматор за модулем три 4; N дворозрядних регістрів 5_1-5_n ; групу блоків 6_0-6_n множення на два за модулем три, які виконані у вигляді перехресних ліній передачі даних; вихідні дані 7_1-7_n , які є сигнатурою вхідної послідовності.

Сигнатурний аналізатор є схемою, що здійснює ділення вхідної послідовності 1, коефіцієнти a_i якої належать множині $\{0, 1, 2\}$, на утворюючий характеристичний поліном $P(x)=a_r x^r \oplus_3 a_{r-1} x^{r-1} \oplus_3 \dots \oplus_3 a_1 x^1 \oplus_3 a_0$, примітивного над кінцевим полем $GF(3)$. Вільний член характеристичного утворюючого полінома a_0 впливає на вигляд матриці станів та не залежить від зв'язків регістра зсуву, які задаються матрицею зв'язків:

$$S = \begin{pmatrix} a_1 & a_2 & \dots & a_{r-1} & a_r \\ 1 & 0 & \dots & 0 & 0 \\ 0 & 1 & 0 & \dots & 0 \\ \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & 1 & 0 \end{pmatrix},$$

де $r = \deg P(x)$.

Вектор наступного стану регістра можна визначити з виразу:

$$h_k^T = S \times h_{k-1}^T,$$

де k - поточний номер такту;

T - символ транспонування.

Наприклад,

$$h_2^T = S \times h_1^T, \quad h_3^T = S \times h_2^T.$$

Тоді, через k тактів

$$h_k^T = S^{k-1} \times h_1^T.$$

Якщо елемент i матриці зв'язків S відсутній, то зв'язок між відповідним дворозрядним регістром та схемою суматора за модулем три по ланцюгу зворотного зв'язку відсутній.

Множення на коефіцієнт 2 в блоці множення з перехресними зв'язками відбувається, якщо $a_i=2$. Якщо біля показника ступеня у вигляді полінома знаходиться двійка, то це позначає, що замість

блока множення на два за модулем три, завдяки використанню логіки дешифрування трійкового коду, використовується перехресна передача сигналів, яка й виконує множення на два за модулем три, чим й вирішується задача корисної моделі.

На Фіг. 2 наведена схема нелінійного одноканального сигнатурного аналізатора, вигляд зворотних зв'язків якого відповідає утворюючому характеристичному поліному $P(x)=2 X^4 \oplus_3 2X \oplus_3 1$.

Пристрій працює наступним чином. В початковому стані в регістрах записано код $0\dots 0$ (ланцюги встановлення в початковий стан не показані). Надходження на вхід 1 нелінійного одноканального сигнатурного аналізатора цифрового трійкового коду викличе на виходах дешифратора 3 появу двоканальної послідовності. За першим синхроімпульсом цей код записується до першого регістра та далі з'являється на виході цього регістра й автоматично помножується на 2 в блоці 6_1 . Наприклад, якщо подається число 1_{10} , то на виході блока бі отримаємо число, яке буде помножене на два: $2=10_2$, а якщо подано число $2_{10}=10_2$, то в результаті перемноження на два повинно отримуватися число чотири, яке за модулем три дорівнює 01 . Що й відбувається на Фіг. 2.

При подачі другого синхросигналу за входом 2 відбувається перезапис вмісту першого регістра 5_1 , помноженого на два в блоці 6_1 , до регістра 5_2 та через зворотній зв'язок - додавання в суматорі за модулем три 4 числа з виходів регістра 5_1 з новим числом з виходів дешифратора 3 й наступний запис результату додавання до регістра 5_1 . За наступними сигналами синхронізації відбуваються аналогічні дії:

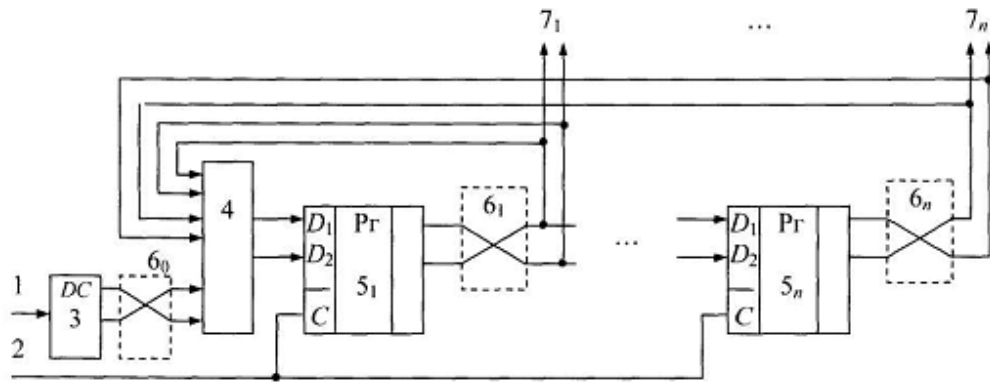
- зсув;
- додавання;
- запис.

Для порівняння з прототипом [2] на Фіг. 3 наведена схема нелінійного одноканального сигнатурного аналізатора, вигляд зворотних зв'язків якого відповідає утворюючому характеристичному поліному $P(x)=2 X^4 \oplus_3 X \oplus_3 1$, на якій також перший вихід j -го регістра з'єднано з другим входом відповідної групи блока 4, а другий вихід j -го регістра - з першим входом відповідної групи входів блока 4. Цим досягається виконання операції множення на два за модулем три. Але на прототипі не наведені вихідні сигнали регістра, які також повинні бути перемножені на коефіцієнт 2. За цією причиною на Фіг. 3 наведено блок 6_1 .

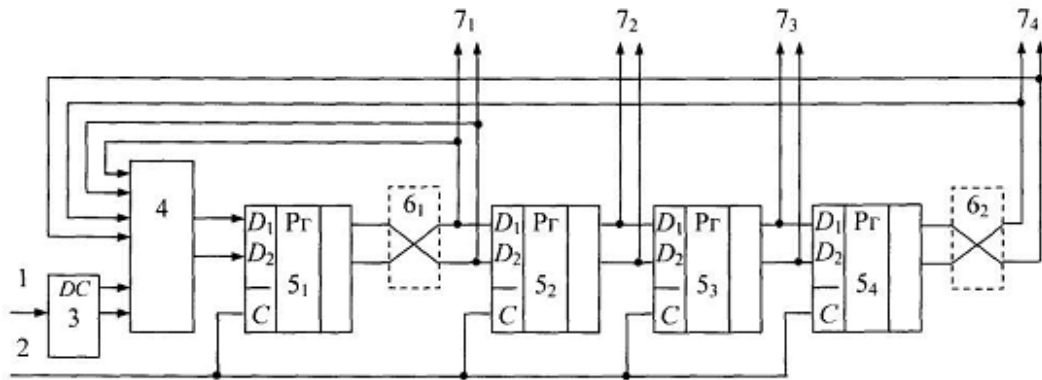
Джерела інформації:

1. Авторское свидетельство СССР № 1624455, кл. G06F 7/58, 1991.

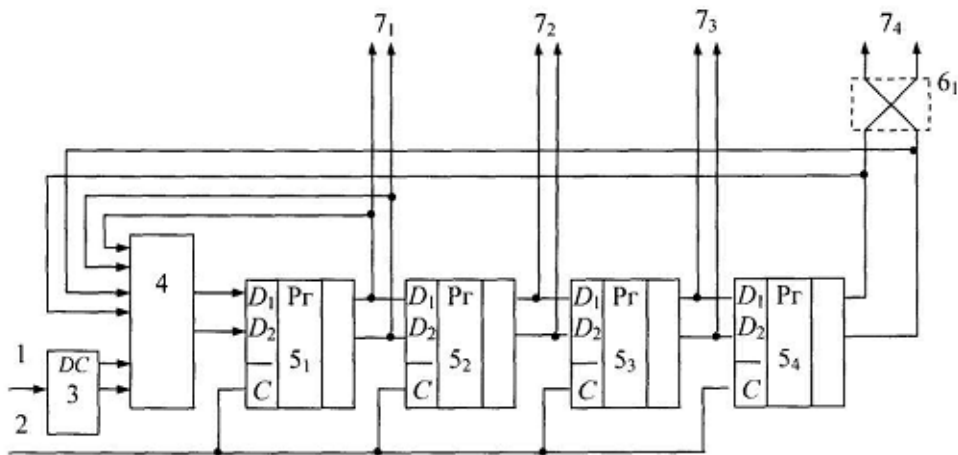
2. Авторское свидетельство СССР № 1264180, кл. G06F7/58, 1986. (прототип).



Фиг. 1



Фиг. 2



Фиг. 3

