

МЕЖЕРИЦКИЙ А.С., ЛЕОНОВ С.Ю., канд. техн. наук

СОВМЕСТНОЕ ИСПОЛЬЗОВАНИЕ MATLAB И ACTIVE-HDL ДЛЯ ИССЛЕДОВАНИЯ РАБОТОСПОСОБНОСТИ ВЫЧИСЛИТЕЛЬНЫХ УСТРОЙСТВ

Весьма часто языки описания аппаратных средств не подходят для описания цифровых систем. При необходимости реализации в проекте сложных математических операций, для быстрой верификации решений необходимо использовать Matlab.

Active-HDL содержит интерфейс подключения сред моделирования Matlab и Simulink, который позволяет осуществлять совместное моделирование функциональных блоков, описанных с использованием математических формул и поведенческих моделей, написанные на языках описания аппаратных средств [1].

Совместное моделирование является важным фактором для верификации больших систем цифровой обработки сигналов (DSP), когда узкоспециализированные команды проектировщиков разрабатывают различные части системы [2]. В этом случае, HDL применяется в качестве метода описания аппаратных средств системы, Matlab применяется в качестве метода описания программного обеспечения системы. Совместное моделирование позволяет произвести верификацию всей системы [1,3].

При взаимодействии телекоммуникационных устройств в синхронном режиме используется классический способ передачи данных с использованием сигналов TxD и CLK [4]. В [5, 6] предложено усовершенствование способа [4], позволяющее значительно увеличить скорость передачи данных. Схема [5] совместима с традиционным оборудованием приёма данных. Таким образом, проверка работоспособности устройства на базе предложенной схемы посредством совместного моделирования в Matlab и Active-HDL является актуальной задачей.

Схема передачи данных с попутной синхронизацией включает в себя передатчик и приемник, которая была модифицирована путем добавления длинной линии связи между передатчиком и приемником.

Для решения поставленной задачи выполнена следующая последовательность действий:

Проведено проектирование устройств на основе исходной схемы в Active-HDL. Выполнено моделирование, получены временные диаграммы, отображающие результаты функционирования схемы, получены М-файлы, содержащие Matlab-описание элементов схемы;

При помощи интерфейса совместного моделирования компоненты схемы, описанные средствами Active-HDL, были импортированы в модель схемы Simulink в виде черных ящиков, функционирование которых описывается с помощью полученных ранее М-файлов, добавлены источники входных сигналов. Произведено совместное моделирование, получены временные диаграммы, отображающие результаты функционирования схемы;

В модель схемы Simulink добавлен элемент, эмитирующий длинную линию. Произведено совместное моделирование, получены временные диаграммы, отображающие результаты функционирования устройств.

В результате проделанной работы было произведено моделирование схемы передачи данных с попутной синхронизацией средствами Active-HDL, исследована её работоспособность. Результаты, полученные при моделировании позволяют сделать вывод о работоспособности схемы, о полезности использования совместного моделирования Matlab и Active-HDL для верификации больших систем цифровой обработки сигналов.

Список литературы: 1. MATLAB/SIMULINK Interface in Active-HDL 6.2 // Chip Design Magazine. – 2004. –July. 2. *Schewel J.* A Hardware / Software Co-Design System using Configurable Computing Technology // Available at <http://www.vcc.com/> 3. *А.Бухтеев.* Создайте собственный маршрут проектирования ПЛИС в системе Active-HDL компании Aldec // Электроника.- 2005 -.Выпуск № 3 4. *Крухмалев В. В., Гордиенко В. Н., Моченов А. Д.* Цифровые системы передачи. Учебное пособие для вузов.- Радио и связь, Горячая линия - Телеком, 2007. - 352 с. 5. Патент США № 6.044.421. 6.Патент США № 6.269.414 В1. 7. TECH: Co-Simulating RTL designs in Matlab-Simulink using Active-HDL // Aldec. -2004. –Jan. <http://support.aldec.com/KnowledgeBase/Article.aspx> 8. *А.В. ПАЛАГИН, В.Н. ОПАНАСЕНКО, В.Г. САХАРИН* Системы верификации на основе реконфигурируемых устройств // Научно-технический журнал "Математические машины и системы". – 2004.- №2