

РЕАЛІЗАЦІЯ СТЕКУ UDP/IP НА FPGA

Даниленко О.Ф., Ягнюков С.Ю.

*Національний технічний університет
«Харківський політехнічний інститут»,
м. Харків*

Було досліджено актуальність створення повністю апаратного стеку мережевих протоколів для FPGA, у тому числі TCP/IP та UDP/IP на основі фізичного мережевого протоколу Ethernet на швидкості 10/100/1000 Мб/с. Було проаналізовано можливий інтерфейс програм прикладного рівня моделі OSI до подібного мережевого модуля. Було розроблено модуль FPGA на мові апаратного опису Verilog, що реалізує передавальну частину стеку UDP/IP з підтримкою протоколу Ethernet на швидкості 1 Гб/с.

Чим більше поширюються вбудовані системи на основі малопотужних мікроконтролерів у різних сферах автоматизації та надання послуг, тим більше виникає питань, яким чином забезпечити високошвидкісний зв'язок у реальному часі для систем, що позбавлені значних процесорних потужностей. Для вирішення цієї проблеми, можна зекономити процесорний час, переклавши завдання формування пакетів на деяку апаратну систему (сопроцесор), наприклад FPGA.

Коли йде мова про реалізацію мережевого протоколу на повністю апаратній основі, зазвичай мають на увазі модуль, який буде працювати на чотирьох нижчих рівнях моделі OSI: транспортний, мережевий, каналний та фізичний. Причому, якщо модуль реалізований на FPGA, він заміщує тільки транспортний, мережевий та каналний рівні, а на фізичному – лише обмінюється вже сформованими пакетами даних зі спеціальною мікросхемою-драйвером, що передає дані по стандарту того чи іншого фізичного протоколу.

Модуль, що був розроблений є передавачем для стеку UDP/IP, поки що тільки для FPGA-частини. Він не підтримує аніякий інтерфейс для зв'язку із процесором загального призначення. Усі параметри, у тому числі IP-адреси, UDP-порти та інші, встановлюються користувачем перед генерацією прошивки для FPGA та не можуть бути змінені у ході роботи.

Для подальшої розробки пріоритетними напрямками є вдосконалення розробленого модуля, у тому числі можливість змінювати параметри модуля у ході роботи, підтримка протоколу ARP для автоматичного обчислення MAC-адреси отримувача, маючи його IP-адресу та інше.

Проаналізовані рішення створення повного стеку мережевих протоколів на FPGA. Був розроблений передавач UDP/IP на мові апаратного опису Verilog. Були поставлені акценти для подальших дій у цьому напрямку.