,

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
“ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ”

Мудар Альмаді

УДК 681.327:326.799

МЕТОДИ ТА ЗАСОБИ ПІДВИЩЕННЯ ЕФЕКТИВНОСТІ ТЕСТОВОГО ДІАГНОСТУВАННЯ ЗАПАМ'ЯТОВУЮЧИХ ПРИСТРОЇВ

05.13.05 – комп'ютерні системи та компоненти

Автореферат

дисертації на здобуття наукового ступеня
кандидата технічних наук

Харків – 2009

,

Дисертацією є рукопис.
Робота виконана на кафедрі спеціалізованих комп'ютерних систем Черкаського державного технологічного університету Міністерства освіти і науки України.

Науковий керівник: доктор технічних наук, професор
Рябцев Володимир Григорович,
Європейській університет, Черкаська філія,
завідувач кафедри математичних та комп'ютерних дисциплін.

Офіційні опоненти: доктор технічних наук, професор
Дербунович Леонід Вікторович,
Національний технічний університет "Харківський політехнічний інститут",
професор кафедри автоматики і управління в технічних системах.

кандидат технічних наук, доцент
Шкіль Олександр Сергійович,
Харківський національний університет радіоелектроніки,
доцент кафедри автоматизації проектування обчислюваної техніки.

Захист відбудеться " 07 " жовтня 2009 р. о 14:30 годині на засіданні спеціалізованої вченої ради Д 64.050.14 в Національному технічному університеті "Харківський політехнічний інститут" за адресою: 61002, м. Харків, вул. Фрунзе, 21.

З дисертацією можна ознайомитися у бібліотеці Національного технічного університету "Харківський політехнічний інститут".

Автореферат розісланий " 28 " серпня 2009 р.

Вчений секретар
спеціалізованої вченої ради І.Г. Ліберг

ЗАГАЛЬНА ХАРАКТЕРИСТИКА РОБОТИ

Актуальність теми. Постійне збільшення ємності і швидкодії мікросхем оперативної пам'яті призводить до значного збільшення кількості відмов і збоїв як на стадії виготовлення запам'ятовуючих пристроїв з-за недосконалості конструкції і технології, так і під час експлуатації керуючих та інформаційних обчислювальних комплексів. Для підвищення відмовостійкості та надійності оперативних запам'ятовуючих пристроїв (ОЗП) застосовується ряд заходів, що дозволяють виявити, локалізувати і ліквідувати наслідки несправностей. До таких заходів відносяться методи і засоби тестового діагностування запам'ятовуючих пристроїв

Проблема забезпечення високої надійності та якості ОЗП залишається актуальною, при її подоланні прагнуть скоротити трудомісткість і тривалість випробувань. Забезпечення допустимого рівня економічності діагностування мікросхем і модулів оперативної пам'яті є однією з задач, яку необхідно вирішувати менеджерам фірм, які проектують, виготовляють та експлуатують засоби обчислювальної техніки.

Виконання діагностичних експериментів, що забезпечують отримання всіх можливих комбінацій розподілу даних у мікросхемах пам'яті великого об'єму не представляється можливим через астрономічно велику тривалості випробувань.

Значний внесок у вирішення проблем діагностування мікросхем напівпровідникової пам'яті внесли вчені: В.А. Гуляев, Л.В. Дербуновіч, В.І. Корнійчук, И.Г. Ліберг, В.Г. Рябцев, В.Г. Тоценко, В.Н. Ярмолік, J.A. Abraham, J.P. Hayes, S.M. Thatte, Van de Goor та інші.

Для забезпечення відповідності сучасним вимогам по швидкодії для виконання тестового діагностування доцільно використовувати тестер, якій має мультипроцесорну структуру, що забезпечує розпаралеліювання обчислювальних операцій при формуванні кодів операцій, адреси запам'ятовуючих комірок та кодів еталонних даних. Однак при цьому збільшується трудомісткість розробки програм тестів.

Прагнення підвищити діагностичні властивості тесту march призвело до появи його різновидів: march A, march B, march C, march CR, march G, march LA, march LR та інших. Однак відомий опис алгоритмів даних тестів, якій наведено у вигляді псевдокодів, незручний для сприйняття при розробці програм, що збільшує трудомісткість проектних робіт. Більш доцільно застосовувати операторну форму відображення алгоритмів, що дозволить виділити фрагменти алгоритмів, які циклічно повторюються, і забезпечить скорочення трудомісткості разпараллеліювання операції при розробці програм тестів.

Актуальною залишається задача розробки методів вибору оптимізованої послідовності тестів, що забезпечують ефективне діагностування запам'ятовуючих при-

строїв великої ємності при наявності виробничих обмежень на тривалість випробувань.

Зв'язок роботи з науковими програмами, планами, темами. Дана робота відповідає напрямку розвитку науки і техніки, що забезпечує розробку методів проектування та виготовлення комп'ютеризованих систем і технологій.

Основні результати дослідження досягнуті при виконанні планів НДР та договору, виконаних у Черкаському державному технологічному університеті (ЧДТУ):

- “Моделі та алгоритми системи автоматизованого управління адаптивними фасовочно-пакувальнами машинами для молочної і плодомолочної промисловості”, розділ “Методи підвищення надійності систем управління ФПМ”, номер державної реєстрації 0108U000507;

- Договору про співпрацю № 16-д від 6 вересня 2006 р. між ЧДТУ і багатопрофільним виробничо-комерційним підприємством “Діава”.

Під час виконання зазначених робіт та договору здобувач брав участь у вирішенні задачі визначення оптимізованого набору діагностичних тестів, що забезпечує ефективне діагностування виробів напівпровідникової пам’яті та швидку локалізацію несправностей.

Мета і завдання дослідження. Метою дослідження є розробка методів та засобів вибору оптимізованого набору тестів, що забезпечує ефективне тестове діагностування та підвищує надійність мікросхем і модулів пам'яті на етапі виготовлення, а також коефіцієнт технічної готовності запам'ятовуючих пристроїв на етапі експлуатації за рахунок скорочення часу локалізації та усунення несправностей.

Для досягнення цієї мети необхідно вирішити наступні завдання:

а) удосконалити математичну модель запам'ятовуючого пристрою та засобу діагностування, що дозволить скоротити трудомісткість синтезу програм тестів;

б) використовувати операторну модель несправностей мікросхем пам'яті, для класифікації основних несправностей, що дозволить сформулювати вимоги до локалізуючих їх тестових впливів;

в) сформулювати завдання діагностування, що дозволить виділити параметри, які є найбільш важливими для різних етапів життєвого циклу запам'ятовуючих пристроїв і вибрати найбільш ефективний сценарій тестування;

г) удосконалити прийоми програмування з урахуванням прагматичних властивостей мови Prover, що дозволяють скоротити трудомісткість розробки і налагодження програм тестів для різних конфігурацій тестерів, які забезпечують виконання тестового діагностування ОЗП на реальної робочої частоті;

д) розробити метод, алгоритм та програму вибору оптимізованої послідовності тестів для виконання ефективного діагностування запам'ятовуючих пристроїв при відомих апріорних даних про властивості діагностичних тестів, що дозволить скоротити тривалість діагностування;

е) розробити метод вибору тестів за допомогою нечітких правил, що дозволить враховувати досвід фахівців з діагностування оперативних запам'ятовуючих пристроїв.

Об'єктом дослідження є процес тестового діагностування мікросхем і модулів пам'яті на етапах виробництва та експлуатації.

Предметом дослідження є методи та засоби, які підвищують ефективність тестового діагностування запам'ятовуючих пристроїв.

Методи дослідження. Автоматизація синтезу мікрооперацій в алгоритмах тестів забезпечується за рахунок застосування методів, заснованих на використанні теорій технічної діагностики, множин і спрямованих графів. Для вибору оптимізованої послідовності тестів застосована теорія нечітких множин та алгоритми нечіткого виводу.

Наукова новизна отриманих результатів полягає в наступному:

- *вперше* розроблено метод середньозважених оцінок діагностичних властивостей тестів, який забезпечує вибір оптимізованого набору тестів для виконання ефективного діагностування запам'ятовуючих пристроїв;

- *удосконалена* математична модель машини Т'юрінга, яка моделює роботу запам'ятовуючого пристрою та засобу діагностування, що забезпечує скорочення трудомісткості розпаралелювання обчислювальних операцій при формуванні кодів операцій, адреси запам'ятовуючих комірок та кодів еталонних даних для пристроїв діагностування, що мають мультипроцесорну структуру;

- *знайшла подальший розвиток* операторна модель несправностей мікросхем пам'яті, що дозволяє класифікувати основні несправності та сформулювати вимоги до локалізуючих їх тестових впливів;

- *удосконалені* прийоми розробки програм тестів мовою Prover, які засновані на виконанні багатозначних перетворень матриць інціденцій графів адресних переходів, що дозволяє скоротити трудомісткість розробки і налагодження програм тестів для різних конфігурацій тестерів, які виконують тестове діагностування запам'ятовуючих пристроїв на реальній робочій частоті.

Практичне значення отриманих результатів. Для вибору ефективного сценарію тестового діагностування запам'ятовуючих пристроїв:

- сформульовані завдання тестового діагностування, що дозволяє виділити параметри: тривалість тестування, ймовірність покриття несправностей та кількість тестів, які є найбільш важливими для різних етапів життєвого циклу запам'ятовуючих пристроїв і вибрати найбільш ефективний сценарій тестування;

- модифіковано алгоритм "бульбашок" сортування масиву даних, що дозволило автоматизувати обчислювальні операції та ідентифікувати імена впорядкованих тестів, ранжированних за спаданням їх діагностичних властивостей, і вибрати опти-

мізований набір тестів для діагностування запам'ятовуючих пристроїв, що забезпечує глибоку локалізацію несправностей;

- розроблені UY-схеми алгоритмів та програми тестів march FD, march A, які забезпечують виявлення найбільш поширених відмов мікросхем пам'яті;

- розроблена програма Optimal_Test на мові С++, за допомогою якої, використовуючи експериментальні дані про властивості тестів, можна визначити оптимізований набір тестів, що підвищує ефективність діагностування запам'ятовуючих пристроїв. При цьому підвищується надійність мікросхем і модулів пам'яті на етапі виготовлення, а також коефіцієнт технічної готовності запам'ятовуючих пристроїв на етапі експлуатації за рахунок скорочення часу локалізації та усунення несправностей.

Економічний ефект від застосування програми вибору оптимізованого набору тестів досягається за рахунок підвищення продуктивності діагностування швидкодіючих мікросхем і модулів пам'яті.

Наукові положення, висновки, пропозиції та програмно-методичні засоби, які викладені в дисертації, використовуються у навчальному процесі в ЧДТУ та в Одеському національному політехнічному університеті при проведенні занять з дисципліни: “Надійність, контроль, діагностика і експлуатація ЕОМ”.

Особистий внесок здобувача. Постановка розглянутих в роботі завдань і основні теоретичні результати належать особисто автору, результати прикладного характеру отримані автором спільно з колективом співробітників ЧДТУ. У роботах, які опубліковані спільно, автору належать: [1] – синтаксична прагматика проблемно-орієнтованої мови Prover; [4] – метод прогнозування попиту на тестери, заснований на нечітких правилах; [5] – метод вибору парето-оптимальних тестів, що базується на нечітких апріорних даних, який дозволяє враховувати досвід кваліфікованих фахівців в області діагностування напівпровідникових запам'ятовуючих пристроїв; [6] – метод розробки програм для верифікації моделей цифрових систем, що конфігуруються на кристалі, а також принцип побудови засобів моделювання їх спільної роботи; [8] – метод вибору мікрооперацій UY-схеми алгоритму тесту March FD; [9] – процес налагодження програм на машино-орієнтованої мові Prover; [10] – метод вибору оптимізованого сценарію діагностування напівпровідникової пам'яті; [11] – особливості програми вибору оптимізованої послідовності тестів для виконання діагностування пристроїв напівпровідникової пам'яті при відомих апріорних даних про властивості діагностичних тестів; [12] – стратегія діагностування модулів пам'яті, яка реалізована за допомогою експертної системи з нечіткими правилами, що підвищує ступінь автоматизації процедури вибору ефективних тестів; [13] – алгоритмічний метод для формування тестів для верифікації моделей мікросхем пам'яті.

Апробація результатів дисертації. Основні результати роботи доповідались та обговорювалися на науково-технічних семінарах та конференціях: V міжнародної науково-технічної конференції "Комп’ютерній моніторинг та інформаційні технології", (Донецьк, 12-15 травня 2009 р.); Міжнародної науково-практичної конференції "Комп'ютерні системи в автоматизації виробничих процесів" (м. Хмельницький, 17-19 травня 2007 р.); Міжнародної науково-практичної конференції "Обробка сигналів і негауссівських процесів" (м. Черкаси, 21-26 травня 2007 р.); Міжнародної науково-практичної конференції "Системний аналіз та інформаційні технології" (м. Київ, 20-24 травня 2008 р.); Всеукраїнськом науково-методичному семінарі "Комп'ютерне моделювання в освіти" (м. Кривий Ріг, 26 квітня 2006 р.); Міжнародної науково-практичної конференції "Гарантоспособние (надійні та безпечні) системи, сервіси та технології" (м. Кіровоград, 23-25 квітня 2008 р.); Міжнародної науково-практичної конференції "Гарантоспособние (надійні та безпечні) системи, сервіси та технології" (м. Полтава, 25-28 квітня 2006 р.).

Публікації. За темою дисертації опубліковано 14 робіт, з них одна монографія, 5 статей опубліковані в наукових, науково-технічних журналах, які включені до переліку ВАК України, 8 тез доповідей надруковані в матеріалах міжнародних та українських науково-технічних конференціях і семінарах.

Структура дисертації. Дисертаційна робота складається з введення, чотирьох розділів, висновку, списку використаних джерел з 110 найменувань на 12 сторінках і 4 додатків на 10 сторінках. Загальний обсяг дисертації – 179 сторінок, робота містить 63 рисунків і 24 таблиць.

ОСНОВНИЙ ЗМІСТ РОБОТИ

У вступі обґрунтована актуальність обраненої теми, визначено об'єкт, предмет і методи дослідження, сформульована мета і завдання дослідження, наводиться наукова новизна та практична цінність отриманих результатів, стисло характеризується зміст дисертації.

У першому розділі наведено аналіз сучасного стану напівпровідникових запам'ятовуючих пристроїв. Сучасні мікросхеми оперативної напівпровідникової пам'яті відносяться до об'єктів великої складності, оскільки кількість комбінацій кодів, які можуть у них зберігатися, досягає астрономічних величин, тому їх не можна попередньо сформулювати для виконання тестового діагностування. Велика щільність розміщення запам'ятовуючих елементів на кристалі призводить до їх взаємного впливу, викликаному електростатичними, електромагнітними та іншими явищами.

Наведений аналіз літератури показав, що при недостатньо формалізованих процедур вибору тестів знижується надійність мікросхем і модулів пам'яті, а в ряді випадків це призводить до невиправданих витрат часу на виконання випробувань

виробів, тому що деякі тести можуть виявляти пересічні підмножини несправностей і будуть надлишковими.

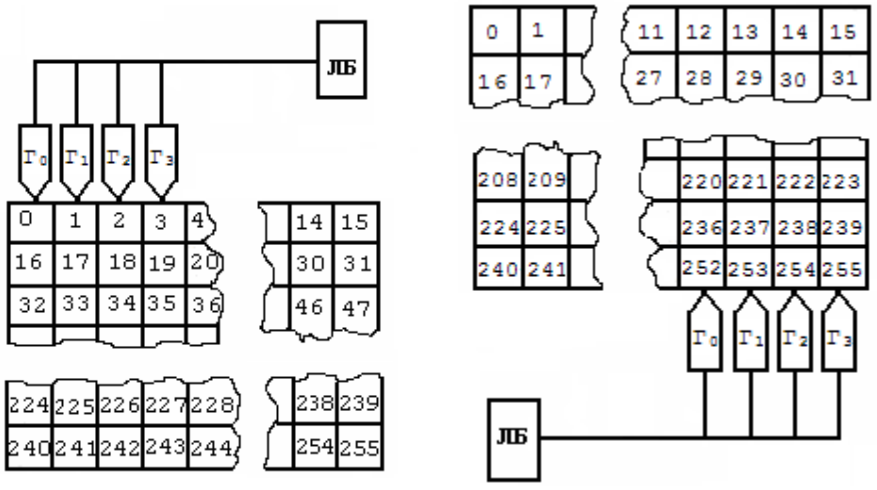
Проведено аналіз несправностей напівпровідникових запам'ятовуючих пристроїв і показано, що різноманіття можливих несправностей мікросхем пам'яті призводить до створення великої кількості тестів, більшість з яких виявляють тільки несправності певного типу.

Наведена класифікація тестів для діагностування запам'ятовуючих пристроїв і обґрунтована необхідність розробки методів і засобів вибору набору тестів, що мають високі можливості для виявлення найбільш поширених несправностей при обмеженої тривалості тестування.

Другий розділ присвячений розробці математичної моделі запам'ятовуючого пристрою та засобу діагностування. Для забезпечення відповідності сучасним вимогам по швидкодії пропонується використовувати мультипроцесорну структуру тестера, що забезпечує розпаралелівання обчислювальних операцій при формуванні кодів операцій, адреси запам'ятовуючих комірок і кодів еталонних даних.

Для зниження трудомісткості синтезу та налагодження програм тестів запропонована математична модель взаємодіючих об'єкту та засобу діагностування, яка представлена у вигляді модернізованої машини Т'юрінга (ММТ), яка містить квадратне поле, розділене на комірки, і k головок запису/зчитування $Г_0$, ..., $Г_{k-1}$, а також логічний блок ЛБ, керуючий діями головок і здійснюючий порівняння лічених символів з їх еталонними значеннями. Головки можуть записувати або зчитувати символи алфавіту А з комірок і переміщатися по осі Х та / або У вправо або вліво на 1,2, ..., р позицій.

Вихідне положення головок ММТ, яка містить чотири головки, перед початком сканування комірок при збільшенні коду адреси показано на рис. 1, а.



а б

Рис. 1 Стани ММТ при скануванні комірок пам'яті:
а – початковий стан; б – кінцевий стан.

Машина функціонує за програмою, змінюючи стан комірок, поки не потрапить в заключний стан (рис. 1, б). Для завдання напрямку переміщення j-ої головки використовується наступні мікрооперації

$$D_j = \{X_j: = X_j \pm d_{xj},\ Y_j: = Y_j \pm d_{yj}\},$$

де d_{xj}, d_{yj} – кроки зміни позиції j-ої головки за координатами X і У відповідно.

Новий стан машини однозначно визначається її станом у поточний момент часу і програмою, яка має наступну структуру:

$$K = LBL_p, q, \begin{pmatrix} C_0 & X_0 & Y_0 & T_0 \\ C_1 & X_1 & Y_1 & T_1 \\ & \cdots & & \\ C_j & X_j & Y_j & T_j \\ & \cdots & & \\ C_k & X_k & Y_k & T_k \end{pmatrix} LBL_r, n,$$

де LBL_p – метка поточної команди;

q – умова переходу;

$C_j \in \{R_j, A_j, W_j\}$ – мікрооперації j-ої головки: R_j – зчитування символів j-ої голівкою; A_j – порівняння символу ліченого з комірки, яку обдивляється j-а головка, з еталонним значенням; W_j – запис символ в комірку, яку обдивляється j-а головка;

X_j – мікрооперації зміни координати X поля комірок;

Y_j – мікрооперації зміни координати Y поля комірок;

T_j – мікрооперації формування j-ої головкою символу для запису в комірку або застосовуваного його в якості еталона;

LBL_r – метка команди, на яку можливий перехід;

n – номер головки, місце розташування якої контролюється на полі комірок для формування ознак команд умовного переходу.

Модернізована машина Т’юрінга реалізована у вигляді інтерпретуючої системи Prover, яка працює під управлінням операційної системи Windows. Особливість інтерпретуючої системи машинно-орієнтованої мови Prover полягає в тому, що вона дозволяє налагоджувати програми тестів для пам'яті ємністю 256 біт, що істотно знижує витрати на локалізацію та усунення помилок. Змінюючи в програмах значення змінних, що мають функціональну залежність від ємності тестованої пам'яті, можна отримати програми тестів, які придатні для діагностування мікросхем пам'яті заданого об'єму.

При цьому витрати праці на проектування програм тестів значно знижуються, так як для кожного нового обсягу тестуючого виробу не потрібно повторювати весь процес розробки програм.

Високі витрати часу на виконання тестового діагностування ОЗП великої ємності визначають завдання вибору ефективних тестів, що покривають найбільш ймовірні несправності. У формалізованому вигляді проблема вибору тестів представлена у вигляді наступного функціоналу:

$$F = < T, P, M >,$$

де T – тривалість тестування;

P – ймовірність покриття несправностей;

M – кількість тестів.

Даний функціонал дозволяє сформулювати сім задач, які мають практичне значення, наведені в табл. 1 і дозволяють вибрати стратегію діагностування мікросхем і модулів пам'яті.

Таблиця 1

Завдання діагностування модулів пам'яті

№	T	P	M	Функції
1	var	var	var	P = f(T, M)
2	var	const	var	M = f(T, P = const)
3	var	const	var	T = f(P = const, M)
4	const	var	var	P = f(T = const, M)
5	const	var	var	M = f(T = const, P)
6	var	var	const	T = f(P, M = const)
7	var	var	const	P = f(T, M = const)

Наведені у табл. 1 задачі діагностування дозволили виділити параметри, які є найбільш важливими для різних етапів експлуатації запам'ятовуючих пристроїв, і вибрати найбільш ефективний сценарій тестування.

Застосування багатозначних перетворень матриць інціденцій графів адресних переходів дозволило зменшити трудомісткість синтезу мікрооперацій алгоритмів тестів MATS++ і march A та розробити програми даних тестів мовою Prover, які придатні для практичного застосування.

Виконано синтез мікрооперацій тесту march FD, алгоритм якого містить 15 кроків, представлених у оператором вигляді:

,

$$\pi_{MarchFD} = \mathop{\mathbf{P}}_{a=0}^{n-1} V(a) \mathop{\mathbf{P}}_{a=0}^{n-1} R(a) \mathop{\mathbf{P}}_{a=0}^{n-1} (R(a)W(a)W(a)R(a)) \mathop{\mathbf{P}}_{a=0}^{n-1} (R(a)V(a)R(a)W(a))$$

$$\mathop{\mathbf{P}}_{a=0}^{n-1} (R(a)W(a)) \mathop{\mathbf{P}}_{a=0}^{n-1} R(a) \mathop{\mathbf{P}}_{a=0}^{n-1} R(a) \mathop{\mathbf{P}}_{a=0}^{n-1} (R(a)V(a)V(a)R(a)) \mathop{\mathbf{P}}_{a=0}^{n-1} (R(a)W(a)R(a)V(a))$$

$$\mathop{\mathbf{P}}_{a=0}^{n-1} (R(a)V(a)) \mathop{\mathbf{P}}_{a=0}^{n-1} R(a) \mathop{\mathbf{P}}_{a=n-1}^{0} (R(a)W(a)W(a)R(a)) \mathop{\mathbf{P}}_{a=0}^{n-1} R(a) \mathop{\mathbf{P}}_{a=n-1}^{0} (R(a)V(a)V(a)R(a)) \mathop{\mathbf{P}}_{a=0}^{n-1} R(a).$$

Розроблені програми базового набору тестів автоматично реконфігуруються в програми тестів, призначених для діагностування мікросхем і модулів пам'яті заданої ємності.

У третьому розділі наведені методи вибору тестів при наявності апріорних даних про властивості тестів. Найбільш важливим критерієм для оцінки властивостей тестів є їх здатність виявляти найбільш широко поширені відмови ОЗП. Властивості тестів оцінює ймовірність виявлення відмов заданих типів, яка вимірюється речовими числами в діапазоні від 0 до 1 і тому легко порівнюється.

Вектор порівняння властивостей тестів ϑ і μ з виявлення відмов і-го типу визначається наступним виразом:

$$S_i^{\vartheta\mu} = 1, \text{якщо } q_{i_i}^{\vartheta} > q_{i_i}^{\mu};$$
$$S_i^{\vartheta\mu} = 0, \text{якщо } q_{i_i}^{\vartheta} = q_{i_i}^{\mu};$$
$$S_i^{\vartheta\mu} = -1, \text{якщо } q_{i_i}^{\vartheta} < q_{i_i}^{\mu},$$

де $q_{i_i}^{\vartheta}$, $q_{i_i}^{\mu}$ − ймовірність виявлення відмов і-го виду тестами ϑ і μ відповідно.

Важливим фактором є також час виконання тестів, що може в залежності від складності тесту вимірюватися в мікросекундах, годинах і навіть досягати астрономічних значень. Пропонуються нормовані значення для оцінок властивостей тестів за заданим критеріям, які представлені в табл. 2.

Таблиця 2

Оцінки властивостей тестів для заданих критеріїв

Назва тесту	Оцінки для критеріїв				
	K_1	K_2	K_3	•••	K_m
Тест 1	E_{11}	E_{12}	E_{13}	•••	E_{1m}
Тест 2	E_{12}	E_{22}	E_{23}	•••	E_{2m}
•••	•••				
Тест k	E_{k1}	E_{k2}	E_{k3}	•••	E_{km}

,

Для кожного критерію можна отримати його середньозважену оцінку діагностичних властивостей тестів за формулою:

$$E_{cp}^{j} = \sum_{i=1}^{n} E_{ij}/k.$$

Формула розрахується у відповідності до завдання 4 табл. 1.

Тоді нормовані значення середньозваженої оцінки C_{ij} властивостей і-го тесту з виявлення несправності j-го виду можна отримати за допомогою виразу:

$$C_{ij} = 1, \text{ якщо } E_{ij} > E_{cp}^{j};$$
$$C_{ij} = 0, \text{ якщо } E_{ij} = E_{cp}^{j};$$
$$C_{ij} = -1, \text{ якщо } E_{ij} < E_{cp}^{j}.$$

Середньозважену оцінку діагностичних властивостей C_{n}^{i} для кожного тесту можна отримати за формулою:

$$C_{n}^{i} = \sum_{j=1}^{m} C_{ij}.$$

Таким чином, завдання вибору оптимізованого набору тестів зводиться до ранжирування тестів, тобто до сортування з зростанням їх узагальнених оцінок.

Розроблено модифікованій алгоритм "бульбашки" і програма сортування масиву даних, що містить середньозважені оцінки і найменування тестів. При сортуванні аналізуються лише ключові поля, що містять середньозважені оцінки властивостей тестів, а переставляються всі відомості про тести, що дозволяє ідентифікувати номери та імена ранжированних тестів і визначити оптимізовану послідовність тестів.

При відсутності апріорних даних про властивості діагностичних тестів пропонується застосовувати базу нечітких правил і механізм виведення за алгоритмом Сугено. Для кожного тесту, що покриває несправність певного типу, пропонується сім функцій:

$$mf_1 = 25f + 25d + 50;$$
$$mf_2 = 22.5f + 22.5d + 45;$$
$$mf_3 = 20f + 20d + 40;$$
$$mf_4 = 12.5f + 12.5d + 25;$$
$$mf_5 = 5f + 5d + 10;$$
$$mf_6 = 2.5f + 2.5d + 5;$$
$$mf_7 = 0;$$

де f – ймовірність прояви несправності;

d – ймовірність покриття несправності досліджуваним тестом.

На основі даних функцій розроблена база правил, яка наведена в табл. 3.

Таблиця 3

Таблиця функцій доцільності вибору тестів

Ймовірність прояви несправності, f	Функція вибору тесту для термів змінної покриття несправностей, d				
	l	lm	m	hm	h
l	mf_7	mf_7	mf_6	mf_5	mf_4
lm	mf_7	mf_6	mf_5	mf_4	mf_3
m	mf_6	mf_5	mf_4	mf_3	mf_2
hm	mf_5	mf_4	mf_3	mf_2	mf_1
h	mf_4	mf_3	mf_2	mf_1	mf_1

Розроблена експертна система нечіткого виводу по алгоритму Сугено, структурна схема якої наведена на рис. 2.

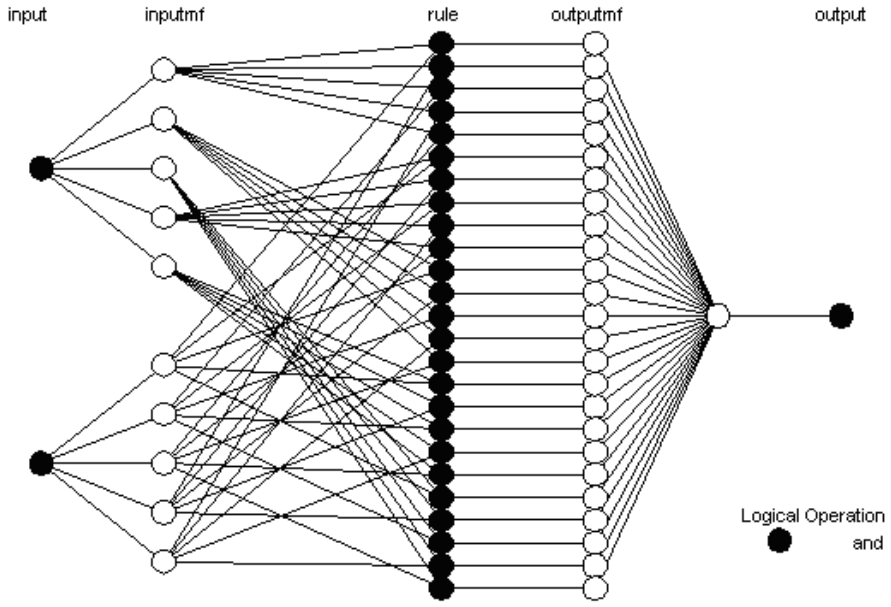


Рис. 2 Структурна схема системи нечіткого виведення за алгоритмом Сугено

Експертна система дозволяє на основі бази правил та з рахунком лінгвістичних змінних ймовірність прояви несправності і ймовірність її покриття оцінити доцільність включення тестів у програму діагностування ОЗП.

У четвертому розділі наведено особливості програми Optimal_Test, що дозволяє зменшити трудомісткість обчислювальних робіт при виборі оптимізованого набору тестів для діагностування напівпровідникових запам'ятовуючих пристроїв та зменшує їх вартість.

Порівняння зростання тривалості діагностування оптимізованою послідовністю тестів, отриманої за допомогою програми Optimal_Test при підвищеному напруженні електроживлення, і тривалості набору тестів, обраних по інтуїції, показано на рис. 3.

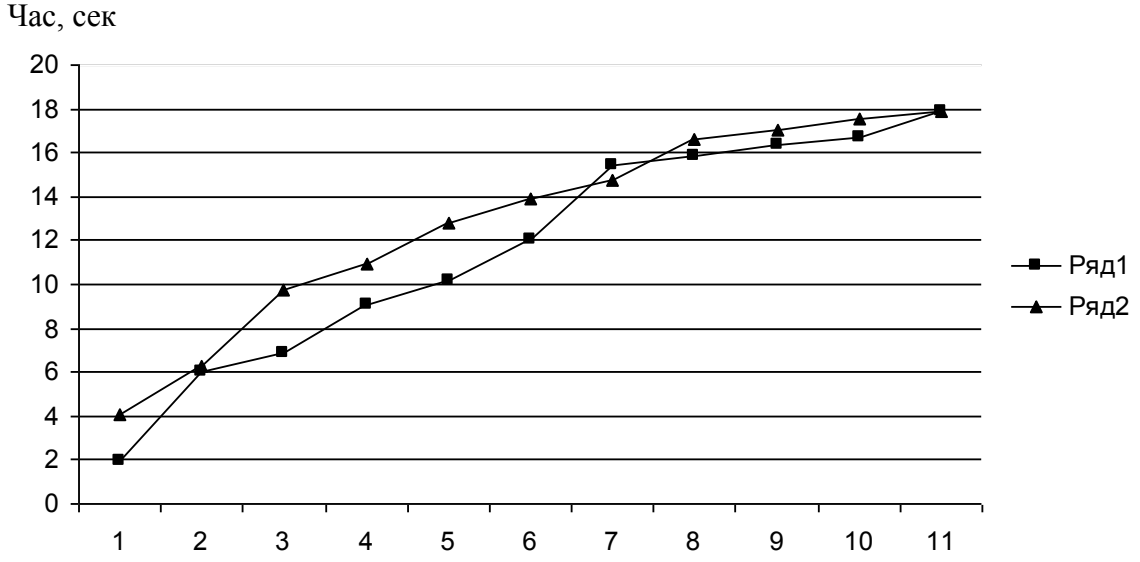


Рис. 3 Зростання тривалості діагностування різними наборами тестів:
перший ряд – оптимізована послідовність;
другий ряд – набір тестів, обраних по інтуїції.

Тривалість діагностування мікросхем ємністю 16 Мбіт з часом циклу 5 нс за допомогою 6 тестів, обраних за допомогою програми Optimal_Test, при двох варіантах значення напруги електроживлення становить 25,584 с, а тривалість довільній послідовності тестів – 27,848 с. Таким чином, економія часу становить 8,13%.

Ефективність системи діагностування – ступінь її пристосування до процесу визначення технічного стану об’єкту діагностування (ОД) і пошуку в ньому дефектів. При порівнянні систем діагностування враховують параметри експлуатаційної ефективності, конструктивні і вартісні параметри. Для отримання порівняльної оцінки систем діагностування існує пріоритетна функція $P = \{x_1, x_2, ..., x_k\}$, Яку визначають як функцію від кінцевого числа параметрів k, за якими порівнюють системи:

$$P = P[(Q, T_d, f, n, r, M)_{p1}, (W, G, m)_{p2}, (C, C_d, C_s, C_p, C_f)_{p3}], \quad (1)$$

де Q – ймовірність виявлення відмов і збоїв; T_d – тривалість діагностування; f – тестових впливів та отримання відповідних реакцій; n – ємність пам'яті ОД; r – число розрядів даних ОД; M – число формуючих тестів, W – споживана потужність; G – габаритні розміри апаратних засобів; m – маса, C – ціна системи діагностування; C_d – середня вартість діагностування; C_s – вартість сервісного обслугову-

вання; C_p – вартість розробки нових програм; C_f – вартість додавання нових функцій; p1, p2, p3 – ваги параметрів.

Вид даної функції невідомий, тому для порівняння різних систем діагностування доцільно використовувати спрощені методи оцінки.

Наведені інструментальні засоби для синтезу програм діагностування напівпровідникової пам'яті, основу яких становить інтерпретатор мови програмування Prover, що забезпечує зниження трудомісткості розробки програм тестів, призначених для тестового діагностування мікросхем і модулів пам'яті.

Пріоритетну функцію (1) не можна застосувати через відсутність її докладного аналітичного представлення. Якщо всі тести виявляють неперетинаючі відмови і збої, то максимальне значення показника експлуатаційної ефективності можна розрахувати за формулою:

$$P_{ee,max} = \frac{\sum_{i=1}^{k} C_i}{\sum_{i=1}^{k} t_i}, \qquad (2)$$

де C_i – середньозважена оцінка і-ого тесту;

t_i – тривалість і-ого тесту.

Якщо всі тести виявляють пересічну безліч відмов і збоїв, тоді можна розраховувати нижню межу узагальненого показника експлуатаційної ефективності $P_{ee,min}$ за формулою:

$$P_{ee,min} = \frac{\max(C_1, C_2, ..., C_i, ..., C_k)}{\sum_{i=1}^{k} t_i}, \qquad (3)$$

де k – кількість обраних тестів.

Тоді середнє значення показника експлуатаційної ефективності визначається за формулою:

$$P_{ee,mid} = \frac{P_{ee,max} + P_{ee,min}}{2}. \qquad (4)$$

Оцінку запропонованого в дисертації методу, що забезпечує підвищення ефективності тестового діагностування запам'ятовуючих пристроїв, здійснюємо за допомогою формул (2-4). Для оптимізованого набору тестів за даними, які отримані за допомогою програми Optimal_Test, отримуємо:

$$P_{ee,opt,mid} = (\frac{11+11+9+7+5+3}{11,995} + \frac{11}{11,995}) / 2 = \frac{3,835+0,917}{2} = 2,376.$$

Для набору тестів, отриманого за інтуїцією користувача, отримуємо наступне значення:

$$P_{ee,ran,mid} = (\frac{11+7+3-9+11+5}{13,924} + \frac{11}{13,924}) / 2 = \frac{2,01+0,790}{2} = 1,4.$$

Таким чином, метод середньозважених оцінок, що забезпечує вибір оптимізованої послідовності тестів при відомих апріорних даних про властивості тестів, дозволив збільшити показник експлуатаційної ефективності системи діагностування в середньому на 69,7% порівняно з набором тестів отриманого за інтуїцією користувача.

Програму Optimal_Test можна також застосовувати для визначення оптимізованої послідовності тестів, якщо відомі статистичні дані про кількість забракованих мікросхем в різних партіях одержуваних виробів.

Автоматизація розробки програм тестів для верифікації моделей мікросхем пам'яті здійснюється за рахунок об'єднання в проекті математичних моделей складових компонентів, а також засобів моделювання їх спільної роботи.

У додатках подано документи, які підтверджують впровадження результатів наукових досліджень по темі дисертації, а також лістинг програми тесту march FD на мові Prover та програми Optimal_Test для вибору оптимізованої послідовності тестів для виконання діагностування пристроїв напівпровідникової пам'яті на мові C++.

ВИСНОВКИ

У дисертаційній роботі вирішена складна науково-технічна задача розробки методів і вибору засобів діагностування напівпровідникових запам'ятовуючих пристроїв, що забезпечує скорочення трудомісткості розробки та оптимізації набору діагностичних тестів і полягає в наступному.

1. Для забезпечення візуалізації послідовності виконуваючих діагностичних операцій запропонована математична модель запам'ятовуючого пристрою та засобу діагностування у вигляді модернізованої машини Т’юрінга, що забезпечує візуалізацію послідовності діагностичних операцій та скорочує трудомісткість розробки та налагодження програм тестів. Ємнісна складність модернізованої машини Т’юрінга становить 256 слів, що дозволяє зменшити витрати праці на проектування програм тестів, так як трудомісткість локалізації та усунення несправностей в програмах,

призначених для тестування мікросхем пам'яті невеликого обсягу значно нижче налагодження програм тестів для серійних напівпровідникових запам'ятовуючих пристроїв великої ємності.

2. Виконання багатозначних перетворень матриць інціденцій графів адресних переходів UY-схем алгоритмів тестів march FD і march A дозволило зменшити трудомісткість синтезу мікрооперацій і розробити програми даних тестів мовою Prover, які придатні для практичного застосування.

3. Наведені в дисертації методи і прийоми програмування враховують прагматичні властивості мови програмування Prover, що дозволяють скоротити трудомісткість розробки і налагодження програм тестів для різних конфігурацій тестерів, що забезпечують виконання тестового діагностування запам'ятовуючих пристроїв на реальної робочої частоті.

4. При відомих апріорних даних про властивості діагностичних тестів для виконання їх ранжування та вибору оптимізованого набору тестів розроблений модернізований алгоритм "бульбашки", при реалізації якого записі з "легкими" значеннями ключового поля спливають вгору у вигляді бульбашок. При сортуванні масиву даних аналізуються лише ключові поля, що містять узагальнені оцінки властивостей тестів, а переставляються всі відомості про тести, що дозволяє ідентифікувати номери та імена ранжірованних тестів і визначити оптимізовану послідовність тестів. Тривалість сортування масиву даних по даному алгоритму в гіршому випадку складає n! операцій.

5. Для практичного застосування алгоритму "бульбашки" розроблена програма Optimal_Test, виконуючи яку, можна визначити оптимізовану послідовність тестів, що підвищує ефективність діагностування мікросхем і модулів пам'яті, а також надійність обчислювальної системи в цілому.

6. Тривалість тестування мікросхем пам'яті ємністю 16 Мбіт з часом циклу 5 нс за допомогою 6 тестів, обраних за допомогою програми Optimal_Test, становить 25,584 с, а тривалість довільній послідовності тестів – 27,848 с. Таким чином, економія часу становить 8,13%, а показник експлуатаційної ефективності системи діагностування при цьому збільшився в середньому на 69,7%.

7. В умовах наявності нечітких апріорних даних про властивості діагностичних тестів доцільно застосовувати експертну систему з нечіткою базою правил, що забезпечує автоматизацію процедури вибору ефективних тестів з припустимого набору. Процес діагностування адаптований до особливостей об'єкту діагностування таким чином, що для виявлення найбільш ймовірних видів несправностей беруться більш ефективні тести, що забезпечують їх покриття.

СПИСОК ОПУБЛІКОВАНИХ РОБІТ ЗА ТЕМОЮ ДИСЕРТАЦІЇ

1. Аль Мади М.К. Алгоритмы тестового диагностирования полупроводниковых запоминающих устройств. / М.К. Аль Мади, В.Г. Рябцев, Д.Н. Моамар.– К.: “Корнійчук”, 2008. – 220 с.

2. Аль Мади М.К. Особенности программы поддержки принятия решений при выборе оптимизированной последовательности тестов для диагностирования запоминающих устройств / Аль Мади М.К. // Вісник Черкаського державного технологічного університету. – 2008. – № 1. – С. 172-175.

3. Аль Мади М.К. Особенности программы выбора оптимизированной последовательности тестов для диагностирования полупроводниковой памяти / Аль Мади М.К. // Радіоелектронні і комп'ютерні системи (Національний аерокосмічний університет ім. М.Є. Жуковського “ХАІ” МОН України). № 7. –2008. – С. 98-102.

4. Аль Мади М.К. Метод выбора тестера для диагностирования модулей памяти при помощи нечетких правил / М.К. Аль Мади, В.Г. Рябцев, В.М. Кудлаенко. // Вісник Хмельницького національного університету. – 2007. – № 3. – С. 244-247.

5. Аль Мади М.К. Метод выбора парето-оптимальных тестов для диагностирования запоминающих устройств / М.К. Аль Мади, В.Г. Рябцев, В.А. Андриенко. // Радіоелектронні і комп’ютерні системи (Національний аерокосмічний університет ім. М.Є. Жуковського “ХАІ” МОН України). – 2006. – № 5 – С. 134-137.

6. Аль Мади М.К. Этапы верификации конфигурируемых на кристалле цифровых систем / М.К. Аль Мади, В.А. Андриенко, В.Г. Рябцев. // Теорія та методика навчання математики, фізики, інформатики: зб. наук. праць. – Кривий Ріг: НАУМЕТАУ, 2006 – № 4. – Т. 3. – С. 179-182.

7. Аль Мади М.К. Метод выбора компьютера при помощи нечетких правил / Аль Мади М.К. // Обробка сигналів і негауссівських процесів: праці міжнар. наук.-практ. конф., (Черкаси 21-26 трав. 2007 р.). – Черкаси: ЧДТУ, 2007. – С. 166-168.

8. Аль Мади М.К. Автоматизация проектирования программы теста March FD / М.К. Аль Мади, В.Г. Рябцев, В.М. Кудлаенко. // Автоматизированные системы управления и приборы автоматики (Харківський державний технічний

університет радіоелектроніки). – 2006. – № 136. – С. 71-76.

9. Аль Мади М.К. Моделирование процесса отладки программ машино-ориентрованного языка Prover / М.К. Аль Мади, В.А. Андриенко. // Комп'ютерне моделювання в освіті: матеріали всеукраїнського науково-методичного семінару, (Кривий Ріг, 26 квіт. 2006 р.). Кривий Ріг: КДПУ, 2006. – С. 3-4.

10. Аль Мади М.К. Методы выбора оптимального сценария диагностирования полупроводниковой памяти / М.К. Аль Мади, Т.Ю. Уткина. // Системний аналіз та інформаційні технології: матеріали X міжнародної наук.-техн. конф., (Київ, 20-24 трав. 2008 р.). – К.: НТУУ «КПІ», 2008. – С. 167.

11. Al Madi M.K. Features of decision support's program at choice of tests optimized sequence for semiconductors memory diagnosing / M.K. Al Madi, V.G. Ryabtsev. // Radio electronics & informatics. – 2008. – № 7. – Pp. 98-102.

12. Al Madi M.K. Strategy of Adaptive Diagnosing of Memory's Modules / V.G. Ryabtsev, M.K. Al Madi.// Proceedings of East-West Design & Test Workshop (EWDTW'07), 7-10 Sep. 2007, Yerevan, Armenia. – Kharkiv: KHNURE, 2007. – Pp. 764-768.

13. Al Madi M.K. Algorithmic method of the tests forming for Models Verification of Microcircuits Memory / V.G. Ryabtsev, M.K. Al Madi, V.A. Andrienko. // Proceedings of East-West Design & Test Workshop (EWDTW'06), 15-19 Sep. 2006, Sochi, Russia. – Kharkiv: KHNURE, 2006. – Pp. 317-321.

14. Аль Мади М.К. Модели основных неисправностей микросхем памяти / Аль Мади М.К. // Матеріали V міжнародної науково-технічної конференції: Комп'ютерний моніторінг та інформаційні технології, (Донецьк, 12-15 травня 2009). – Донецьк: ДонНТУ, 2009. – С. 184-186.

АНОТАЦІЯ

Мудар Альмаді. Методи та засоби підвищення ефективності тестового діагностування запам'ятовуючих пристроїв. – Рукопис.

Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 – комп'ютерні системи та компоненти. Національний технічний університет "Харківський політехнічний інститут". – Харків, 2009.

Дисертація присвячена розробці методів вибору оптимізованої послідовності тестів, що забезпечують ефективне діагностування запам'ятовуючих пристроїв великої ємності при наявності виробничих обмежень на тривалість випробувань.

Розроблена математична модель запам'ятовуючого пристрою та засобу діагностування у вигляді модернізованої машини Т'юрінга, що дозволяє скоротити трудомісткість синтезу програм тестів. Знайшла подальший розвиток синтаксична прагматика машинно-орієнтованої мови програмування Prover, що знижує трудомісткість проектування мобільних програм тестів для тестерів, які мають мультипроцесорну структуру.

Розроблено алгоритм і програма вибору оптимізованої послідовності тестів для виконання діагностування пристроїв напівпровідникової пам'яті при відомих апріорних даних про властивості діагностичних тестів, що дозволить скоротити тривалість діагностування. Розроблений метод вибору тестів за допомогою нечітких правил за алгоритмом Сугено, що дозволить скоротити трудомісткість діагностування запам'ятовуючих пристроїв за рахунок використання досвіду фахівців з технічної діагностики.

Ключові слова: діагностування, запам'ятовуючі пристрої, тестове діагностування, оптимізована послідовність тестів, нечіткі правила.

АННОТАЦИЯ

Мудар Альмади. Методы и средства повышения эффективности тестового диагностирования запоминающих устройств. – Рукопись.

Диссертация на соискание ученой степени кандидата технических наук по специальности 05.13.05 – компьютерные системы и компоненты. Национальный технический университет "Харьковский политехнический институт". – Харьков, 2009.

Диссертация посвящена разработке методов выбора оптимизированной последовательности тестов, обеспечивающих эффективное диагностирование запоминающих устройств большой емкости при наличии производственных ограничений на продолжительность испытаний.

Для обеспечения визуализации последовательности диагностических операций предложена математическая модель запоминающего устройства и

средства диагностирования в виде модернизированной машины Тьюринга, которая обеспечивает визуализацию последовательности диагностических операций и сокращает трудоемкость разработки и отладки программ тестов. Емкостная сложность модернизированной машины Тьюринга составляет 256 слов, изменяя в программах значения переменных, имеющих функциональную зависимость от емкости тестируемой памяти, можно получить программы тестов, пригодные для диагностирования серийных полупроводниковых запоминающих устройств большой емкости.

Приведены прагматические аспекты языка программирования Prover, обеспечивающие снижение трудоемкости разработки программ тестов, предназначенных для тестового диагностирования микросхем и модулей памяти при помощи тестеров, имеющих мультипроцессорную структуру.

Выполнены многозначные преобразования матриц инциденций графов адресных переходов, что позволило уменьшить трудоемкость синтеза микроопераций U-Y-схем алгоритмов тестов march FD и march A и разработать программы, пригодные для практического применения.

Разработан метод средневзвешенных оценок диагностических свойств тестов, который обеспечивает выбор оптимизированного набора тестов, что позволяет сократить продолжительность диагностирования запоминающих устройств, а также их надежность на этапе изготовления и коэффициент технической готовности во время эксплуатации.

Разработан метод выбора тестов при помощи нечетких правил по алгоритму Сугено, что позволяет использовать опыт специалистов по технической диагностике.

Суммарная продолжительность тестирования микросхем памяти емкостью 16 Мбит со временем цикла 5 нс для двух вариантов напряжения электропитания при помощи 6 тестов, выбранных при помощи программы Optimal_Test, составляет 25,584 с, а продолжительность произвольной последовательности тестов – 27,848 с, таким образом, экономия времени составляет 8,13%. Показатель эксплуатационной эффективности системы диагностирования при этом увеличился в среднем на 69,7%.

***Ключевые слова*:** диагностирование, запоминающие устройства, тестовое диагностирование, оптимизированная последовательность тестов, нечеткие правила.

SUMMARY

Mudar Almadi. Methods and means of improving the efficiency of test diagnosing of storage devices. – Manuscript.

The thesis for a candidate's degree in technical science by specialty 05.13.05 – Computer systems and components. – National technical university "Kharkiv Polytechnic Institute". – Kharkov, 2009.

The present thesis is devoted to the creation of methods for choosing an optimized sequence of tests to ensure effective diagnosis of large capacity storage devices in the presence of production restrictions on the duration of testing.

A mathematical model of the storage device and a mean of diagnosing are developed as a modernized machine of Turing, which reduces synthesis's labor capacity of software tests. Found a further development of syntax pragmatics of machine-oriented programming language Prover, which reduces the labor capacity of mobile software tests designing for testers which have multiprocessor structure.

An algorithm and program of tests optimized sequence choice for performance the diagnosis of semiconductor memory devices with known prior data about the properties of diagnostic tests that will reduce the duration of the diagnosis are developed.

A method of tests choosing by using fuzzy rules algorithm Sugeno, which will reduce labor capacity of storage devices diagnosis by using the expert's experience on technical diagnostics is developed.

***Key words*:** diagnosis, storage devices, diagnostic tests, optimized sequence of tests, fuzzy rules.

,

Підписано до друку 25.08.2009 р. Формат 60х84 1/16.
Папір офсетний. Обсяг друк. арк. 0,9.
Наклад 100 прим. Замовлення № б/н.
Надруковано ПП Степанов В.В.м. Харків, вул. Ак. Павлова, 311