

РАЗРАБОТКА МЕТОДОВ ТЕСТИРОВАНИЯ УСТРОЙСТВ ДЛЯ СИСТЕМЫ МОДЕЛИРОВАНИЯ НА ОСНОВЕ К-ЗНАЧНОГО ДИФФЕРЕНЦИАЛЬНОГО ИСЧИСЛЕНИЯ

*д-р техн. наук, проф. В.Д. Дмитриенко, канд. техн. наук, доц.
С.Ю. Леонов, магистр К.А. Кальчева, Национальный технический университет "Харьковский политехнический институт", г. Харьков*

Моделирование цифровых устройств на основе K -значного дифференциального исчисления с использованием тринадцатизначного алфавита Фантози позволяет более точно моделировать электронные устройства и определять компоненты, которые могут вызывать риски сбоев при работе проектируемого устройства. При этом с помощью моделирования можно учитывать не только длительность фронтов и задержки импульсов, но и паразитные электромагнитные процессы в устройствах, когда сигналы помех накладываются на информационные и управляющие сигналы проектируемых изделий. K -значное кодирование сигналов и тринадцатизначный алфавит Фантози в этом случае открывают также возможности не только для более качественного проектирования цифровых устройств, но и для создания принципиально новых методов и тестов для диагностики компонент, которые порождают риски сбоев.

Поскольку синтез тестов для сложных устройств невозможен без понимания процессов возникновения того или иного риска сбоя на двух и многоходовых элементах "И", "ИЛИ" и других, то в докладе рассматриваются условия, при которых на выходах базовых многоходовых логических элементов наблюдаются гладкие переходы сигналов из "нуля" в "единицу" и наоборот, а также условия, при которых входные сигналы исследуемых элементов вызывают появления рисков сбоев.

Использование K -значного дифференциального исчисления с применением логических многозначных операторов дает возможность дифференцировать риски сбоев, гонок и состязаний сигналов, что весьма существенно для комбинационных устройств, где необходимо находить критические места (структурные компоненты) в целях их последующей модификации и устранения состязаний. При использовании такого моделирования учитываются несколько моментов времени, характеризующих переходный процесс. Это позволяет выполнить более точный анализ работоспособности проектируемых устройств.