

СИНТЕЗ ЦИФРОВИХ СИСТЕМ РЕАЛЬНОГО ЧАСУ З ОБМЕЖЕНОЮ РОЗРЯДНІСТЮ

Вступ. Заміна аналогових керованих електромеханічних систем на цифрові дає змогу отримати низку переваг: можливість реалізації інтелектуальних алгоритмів, гнучкість системи керування внаслідок можливості зміни алгоритму роботи заміною програмного забезпечення без втручання в апаратні засоби. Сприяє такій тенденції і поява недорогих продуктивних промислових мікроконтролерів. Проте вузьким місцем залишаються практично незмінні традиційні методи синтезу піввікової давності.

Аналіз останніх досліджень. Класичні методи синтезу цифрових регуляторів [1, 2] у більшості випадків ігнорують особливості апаратної реалізації розроблених алгоритмів, зокрема, невелику розрядність обчислювальних пристроїв (у більшості випадків 16 двійкових розрядів). Не дають рекомендацій стосовно врахування обмежень апаратних засобів і новіші методи розробки цифрових систем керування [3].

Метою проведених досліджень є вдосконалення існуючих способів синтезу цифрових систем з метою зменшення впливу несприятливих факторів апаратної частини, зокрема, малої розрядності, на поведінку синтезованої системи.

Матеріали досліджень. Для зменшення впливу обмеженої розрядності апаратної частини цифрової системи пропонується застосувати паралельну декомпозицію неперервного прототипу [2] – розклад сумарної передатної функції системи на елементарні динамічні ланки (рис. 1), що дає такі переваги:

- вводиться лише одна точка дискретизації неперервного сигналу $x(t)$ з метою створення його дискретної апроксимації $x^*(t)$, що зменшує сумарні похибки від переходу до дискретної системи;

- визначення коренів характеристичного рівняння неперервної передатної функції з наступним отриманням їхнього дискретного відображення в одиничному колі (для дискретної системи). Це зменшує вплив поганої обумовленості характеристичного рівняння знайденої дискретної передатної функції у випадку зменшення кроку (періоду дискретизації).

Справедливість даного твердження ілюструється на прикладі неперервної лінійної системи з одиничним підсиленням і двома парами комплексно-спряжених полюсів: $P_{1,2} = -1 \pm j$ і $P_{3,4} = -3 \pm 3j$, що відповідає передатній функції $W(s) = \frac{36}{s^4 + 8s^3 + 32s^2 + 48s + 36}$ і перехідній характеристиці неперервної системи, яка показана далі на рис. 5-6.

На основі даної неперервної системи синтезовано двома способами дискретні передатні функції:

1) традиційним способом за допомогою підстановки $\frac{1}{s} = \frac{h}{2} \frac{1+z^{-1}}{1-z^{-1}}$ – т. н. z-форм [1, 2];

2) за допомогою паралельної декомпозиції та відображення нулів і полюсів елементарних складових сумарної передатної функції неперервної системи в одиничне коло для синтезу дискретної системи.

Для знайдених двома способами дискретних передатних функцій побудовані діаграми розміщення коренів характеристичного рівняння в одиничному колі та розраховані перехідні характеристики для різних значень кроку h та чотирьох десяткових розрядів $Nd = 4$ обчислювального пристрою (відповідає точності завдання коефіцієнтів дискретної передатної функції), що показано з відповідними коментарями нижче на графіках рис. 2-4.

Як видно з рис. 2, положення коренів дискретних характеристичних рівнянь, отриманих різними способами, для 4 десяткових розрядів (відповідає типовому 16-розрядному контролеру) і кроку 0.1 с практично збігаються. Графіки перехідних характеристик на рис. 5 підтверджують, що таке значення кроку для даної цифрової системи ще не є критичним. Зі зменшенням кроку полюси починають зближуватись та зміщуватись до границі одиничного кола, а характеристичне рівняння цифрової системи стає погано обумовленим, що видно з того, що для першого способу синтезу один з коренів характеристичного рівняння вийшов за межі одиничного кола, хоча вихідна неперервна система є стійкою.

Розміщення полюсів дискретної системи змінюються після зменшення кроку до 0.01 с (рис. 3 і в збільшеному масштабі – рис. 4), відповідно і змінюється поведінка системи (див. рис. 6).

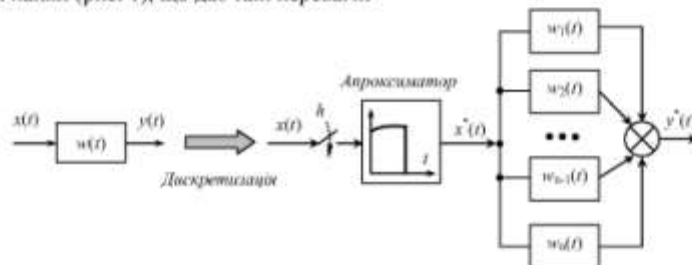


Рис. 1. Паралельна декомпозиція неперервної передатної функції

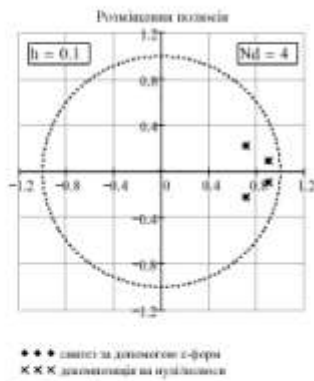


Рис. 2. Розміщення полюсів дискретних передатних функцій, отриманих двома способами для кроку 0.1 с

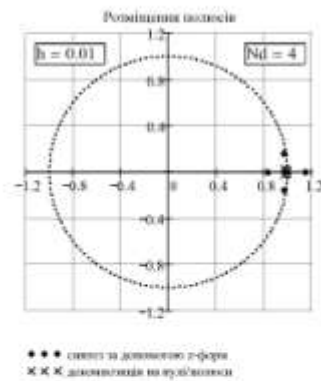


Рис. 3. Розміщення полюсів дискретних передатних функцій, отриманих двома способами для кроку 0.01 с

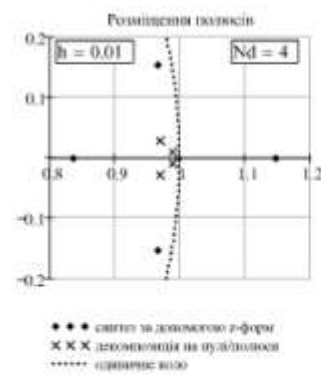


Рис. 4. Розміщення полюсів для кроку 0.01 с (збільшено)

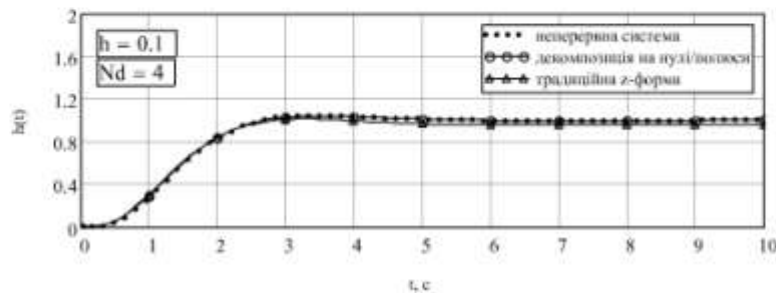


Рис. 5. Перехідні характеристики для кроку 0.1 с і 4 десяткових розрядів

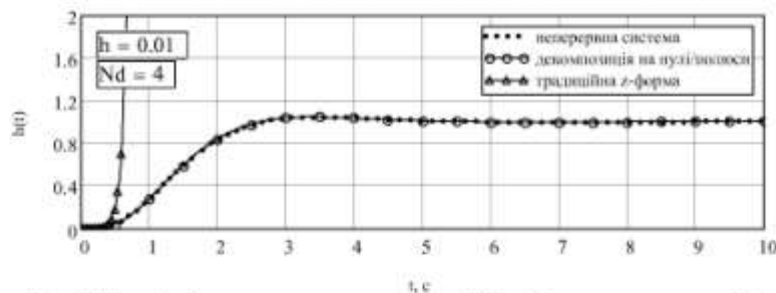


Рис. 6. Перехідні характеристики для кроку 0.01 с і 4 десяткових розрядів

Як видно з даного графіка, крок 0.01 с і точність у 4 десяткових розряди для цифрової системи, що синтезована традиційним методом з використанням z-форм, є вже критичними і така система стає непрацездатною. Перехід до точності обчислень з 7-ма десятковими розрядами (відповідає обчислювальному пристрою з 24 двійковими розрядами) лише незначно покращує ситуацію, але не робить систему працездатною. У той же час, цифрова система, яка синтезована з використанням паралельної декомпозиції неперервної системи на нулі та полюси, лишається повністю працездатною та забезпечує перехідний процес аналогічно до неперервної системи навіть на 16-розрядному обчислювальному пристрої.

Висновки. Застосування для синтезу цифрового регулятора паралельної декомпозиції неперервної системи на нулі та полюси дає змогу відчутно зменшити вплив обмеженої розрядності апаратної частини на поведінку цифрової системи.

Література

1. Изерман Р. Цифровые системы управления: Пер. с англ. – М.: Мир, 1984. – 541 с.
2. Куо Б. Теория и проектирование цифровых систем управления: Пер. с англ. – М.: Машиностроение, 1986. – 448 с.
3. Ишматов З. Ш. Опыт применения метода полиномиальных уравнений для синтеза цифровых систем управления // Вісник Національного технічного університету «Харківський політехнічний інститут». Тематичний збірник наукових праць «Проблеми автоматизованого електроприводу. Теорія і практика». – Харків: НТУ «ХПІ», – 2003. – № 10. – Т. 1. – С. 63-64.